

課題番号 : F-12-TU-0078
利用形態 : 機器利用
利用課題名(日本語) : デバイスの試作
Program Title (English) : Fabrication of Si device
利用者名(日本語) : 角田 博之
Username (English) : H. Tsunoda
所属名(日本語) : 日本電子株式会社
Affiliation (English) : JEOL Ltd.

1. 概要(Summary)

半導体プロセス技術習得のため、基本的な構造の半導体デバイスの試作を行った。

2. 実験(Experimental)

(1).マスク作製

Layout Editor で作製したパターンをレーザー描画装置でマスク上に描画する。

(2).酸化膜の形成

エッチングチャンバー群一式を使用して Si ウェハを洗浄後、酸化拡散炉を使用して Si ウェハ上に酸化膜を形成する。膜厚計を使用して酸化膜の厚さを計測する。

(3).リソグラフィ

両面アライナ露光装置群一式を使用して、レジストの塗布、パターンの形成を行う。

(4).拡散・注入

酸化拡散炉、イオン注入装置群一式を使用して不純物を導入する。導入後にアッシング装置を使用してレジスト除去を行う。

(5).配線

スパッタ装置群一式を使用してメタル成膜を行う。

(6).保護膜の形成

LPCVD 群、PECVD 群を使用して保護膜を形成する。

(7).特性評価

ダイサーで素子を分割後、カーブトレーサーで特性評価を行う。

3. 結果と考察(Results and Discussion)

想定した通りの半導体デバイスを作製することができ、この試作工程を行うことで主要な半導体プロセス技術が習得できた。

4. その他・特記事項(Others)

使用した装置のほとんどが初めて使うものでしたが、操作法を丁寧にご指導いただき、また操作の説明書も整っており、すぐに単独で作業が行えるようになりました。

本技術習得に際して、ご指導いただきました東北大学試作コインランドリの先生方やスタッフの皆様には感謝いたします。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。