

※課題番号 : F-12-TU-0062  
※支援課題名 (日本語) : GaN エピ膜の貼り合せ  
※Program Title (in English) : Wafer-bonding of GaN epilayers  
※利用者名 (日本語) : 八百 隆文、関 斎  
※Username (in English) : Takafumi Yao, Hitoshi Seki  
※所属名 (日本語) : 東北大学 学際科学国際高等研究センター  
※Affiliation (in English) : Center for Interdisciplinary Research, Tohoku University

※研究概要 (Summary) :

最終的には、GaN を導電性支持基板上に低温で貼り合わせることを目標としている。その準備段階として、シリコンウエハの低温貼り合わせ技術の習得を目指す。すなわち、シリコン基板上に接着材料として金薄膜をスパッタリングで成膜し、これをウエハ接合装置を利用して、300 度以下の低温、加圧下で貼り合わせる。

は、蒸着金属の拡散による素子 (その実験では LED) 劣化、デバイス・エピタキシャル膜への、クラック導入や剥がれの問題であった。このような問題を解決し、プロセス歩留まりを上げるには、低温/低加圧下での貼り合わせ技術の開発が望まれる。

共同研究者等 (Coauthor) :

辺見 政浩 (東北大学)

※実験 (Experimental) :

スパッタ装置を用いて、清浄なシリコン基板上に金をスパッタする。次いで、ウエハ接合装置を用いて、300 度以下での加圧貼り合わせ実験を行う。

※結果と考察 (Results and Discussion) :

本研究の目的や方法について、東北大学微細加工プラットフォームのスタッフと 2 度ほど実験について打ち合わせを行った。最終的には GaN を導電性の支持基板に貼り合わせることを目標としているが、今回は前段階の実験として、シリコン/金システムでの貼り合わせ実験を実施した。スパッタによる成膜実験は 3 月 26 日、貼り合わせ実験は 3 月 27 日に行い、その結果を検討して、次の実験計画を策定することとした。

※その他・特記事項 (Others) :

これまで、他所の研究グループと共同で、シリコン基板上への GaN エピタキシャル膜貼り合わせ実験は実施した経験がある。ただし、800 度程度の高温であり、高圧下での実験であった。その際に遭遇した問題