

※課題番号 : F-12-TU-0033  
※支援課題名 (日本語) : 三次元集積システム用 Si 貫通配線(TSV)のためのエッチング技術に関する研究  
※Program Title (in English) : A Study of High Aspect Ratio TSV Etching for 3-D Integrated Systems  
※利用者名 (日本語) : 木野 久志  
※Username (in English) : Hisashi KINO  
※所属名 (日本語) : 東北大学  
※Affiliation (in English) : Tohoku University

※研究概要 (Summary) :

MOSFET の微細化限界が近づくとつれ、ムーアの法則に従った LSI の性能向上が困難となっている。近年、MOSFET の微細化に頼らない LSI の高性能化手法として LSI の三次元集積化技術が高い注目を浴びている。三次元集積化技術では LSI を縦方向に積層し Si 基板を貫通する Si 貫通配線(Through Si Via: TSV)を用いることで各チップ間の電氣的接続を行う。このような三次元集積システムを実現するためには TSV の作製は必要不可欠である。本研究では高密度 TSV を有する三次元集積システムの実現を目的とし、高アスペクト比 TSV 形成のためのエッチング技術の確立を行う。

※実験 (Experimental) :

高密度 TSV を有する三次元集積システムの実現のために本研究では高密度 TSV の作製技術に関する研究を行う。TSV 作製のために Si 基板を覆っている絶縁膜のエッチング後に、高アスペクト比の Si 深堀を行う。Si の深堀は住友精密製 DeepRIE 装置 (MUC-21 ASE-SRE) を用いたボッシュプロセスにて行った。

ボッシュプロセスは等方性エッチングと保護膜デポジションのプロセスを交互に繰り返すことにより、Si のマクロな異方性エッチングを実現している。深堀孔ではスキヤロップと呼ばれる小さな凹凸が側壁に発生している。スキヤロップは TSV の形成に大きな影響を及ぼすため、深堀孔の側壁は可能な限り平坦であることが望まれる。ボッシュプロセスではエッチングとデポジションの周期を短くすることでスキヤロップが低減することが知られている。そこで本研究ではスキヤロップ低減のため、エッチングとデポジションの周期とスキヤロップ高さの依存性を確認した。

※結果と考察 (Results and Discussion) :

エッチングとデポジションの周期を短くしたボッシュプロセスを行った。その結果、周期が長い場合と比較し、スキヤロップが低減されていることを確認した。しかし、エッチングレートも減少していた。これは周期を短くしたため、エッチングとデポジションの切り替え回数が増加したためである。エッチングレートの減少は量産性の低下、コストの増大を招くため、スキヤロップとエッチングレートのトレードオフの解決が今後の課題である。

※その他・特記事項 (Others) :

本研究ではエッチングとデポジションの周期を短くすることによりボッシュプロセスで発生するスキヤロップが低減することを確認した。しかし、エッチングレートも低下している。今後はエッチングレートを低減させない、もしくは向上させながらもスキヤロップを低減させる技術を開発することが必要である。次年度以降はエッチングとデポジションの周期を短くするだけでなく、等方性エッチング時に異方性をもたせる等の工夫をして、先の課題を解決する予定である。