

課題番号 : F-12-TT-0026  
支援課題名 (日本語) : 磁性細線メモリの研究  
Program Title (in English) : Basic study for magnetic wire memory  
利用者名 (日本語) : 栗野博之  
Username (in English) : Hiroyuki Awano  
所属名 (日本語) : 豊田工業大学  
Affiliation (in English) : Toyota Technological Institute

#### 概要 (Summary) :

現行メモリの消費電力を2桁以上削減できる可能性から超省電力メモリの研究が盛んに行われている<sup>1)</sup>。しかし、これは高価なエッチングプロセスを用いていることや試料作成の再現性が確保できない点、更に高価なSi基板を用いる点など実用的なことを考えると新しい作成プロセスが必要となる。そこで、安価な光ディスクと類似した作成プロセスによる磁性細線メモリの試作を検討するため、ここでは原盤作成の準備を行った。

#### 実験 (Experimental) :

Si基板の上に電子線描画用レジストを塗布し、これに磁性細線メモリの単純な細線構造を電子ビーム描画装置で露光する。このようにして作成したレジストパターンをマスクとしてRIE (Reactive Ion Etching) でエッチングする事で原盤を作成する。これは光ディスクと同様の手法であるが、光ディスクではガラス原盤を用いているため、いずれは両者の比較を行わなければならない。また、この原盤を用いて細線パターンをプラスチック基板上に成形する必要があり、成形可能な原盤形状の検討も必要になる。更に、この成形した基板に磁性細線メモリ材料をスパッタによって形成する予定であり、良好な磁性細線パターンを形成するためには、溝深さと製膜する膜厚の関係も調査する必要がある。

#### 結果と考察 (Results and Discussion) :

レジストをマスクとして利用するためには、レジスト膜厚の制御が必要である。原盤とするためにはエッチングによる底切りが必要で、レジストがマスクとして残らないと矩形形状の細線パターンを得る事が出来ない。そこで、電子線描画用レジストの希釈量とスピナーの回転数の関係を調べた。今回の検討

では、これら条件を制御する事で300nmまでのレジスト厚制御が可能であることが判った。したがって、必要レジスト膜厚がこれ以上必要な要求仕様が出た場合には、更にレジスト厚を厚くする対策を考えなければならない。今回はレジスト膜厚を最大の300nmで実験を行う事にした。

そこで、次にRIEの扱い方を教えていただいた。現在このRIEではミクロンオーダーの深堀条件しか出ていないために、すぐに実験に移行できなかった。まずは、薄いレジストにおけるエッチング条件を見出すことから始める。

#### その他・特記事項 (Others) :

・今後の課題

磁性細線用原盤作成のためのRIE条件を見出し、原盤を作成し、これを利用してプラスチック基板表面に磁性細線パターンを形成する。

・参考文献

1) Duc The Ngo, Kotaro Ikeda, and Hiroyuki Awano  
Appl. Phys. Express 4 (2011) 093002

論文・学会発表 (Publication/Presentation) : 該当なし

関連特許 (Patent) : 該当なし