

＊課題番号 : F-12-RO-0010  
 ＊支援課題名 (日本語) : LPCVD 法による試作多層膜の TEM 評価  
 ＊Program Title (in English) : TEM evaluation of prototyped Multi-stacked thin films isolated intrinsic poly-Si active layers with LP-CVD  
 ＊利用者名 (日本語) : 保坂純男、張 慧、Huda Mifutakhul、Zulfakri Mohamad, Yin You、  
 ＊Username (in English) : S. Hosaka, H. Zhang, M. Huda, Z. Mohamad, Y. Yin,  
 ＊所属名 (日本語) : 群馬大学大学院工学研究科  
 ＊Affiliation (in English) : Graduate School of Eng. Gunma Univ.

※概要 (Summary) :

3次元量子ドット太陽電池用多層膜PIN基板作成を目指し、LP-CVDを用いて基板試作し、その薄膜層の厚さが正確にコントロールされているかTEMおよびSEMを用いて検討した。その結果、1nm厚のSiO<sub>2</sub>酸化膜、10nm厚のpoly-Si膜の形成プロセスは全く制御されていないことが分かった。

※実験 (Experimental) :

多層トンネル接合型3次元量子ドット太陽電池用基板を広島大学ナノデバイス・バイオ研究所のLP-CVD装置およびTEMを用いて、図1のような構造をした素子を試作し、評価した。

P型Si基板を用い、その上に、熱酸化によるSiO<sub>2</sub>膜(1nm厚)、LP-CVDによるpoly-Si層(10nm厚)、LP-CVDによるSiO<sub>2</sub>膜(1nm厚)、LP-CVDによるpoly-Si層(10nm厚)、LP-CVDによるSiO<sub>2</sub>膜(1nm厚)、LP-CVDによるpoly-Si層(10nm厚)、SiO<sub>2</sub>熱酸化膜(1nm厚)、これらを計、6回繰り返す、poly-Si層が6層の多層構造を形成した。さらに、この上にpドープSi層(50nm厚)を形成し、概観としては、PINとなるような太陽電池基板を試作した。

この太陽電池基板の発電特性は、発電量を見積もることができない素子特性であった(利用報告書 F-12-RO-0008)。この特性が出ない素子の原因を追及することを目的にTEM観察を行った。

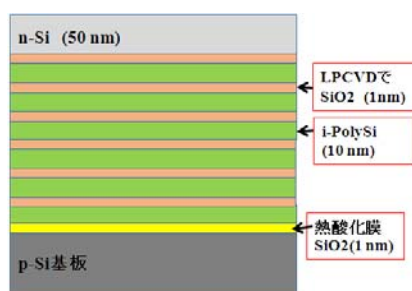


図1 試作した多層トンネル接合型PIN太陽電池基板の構造

※結果と考察 (Results and Discussion) :

図2に300keVの透過型電顕(TEM)で観察した結果

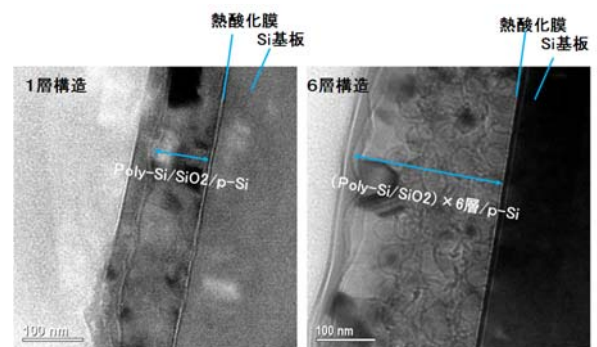


図2 試作した多層トンネル接合型PIN基板の断面TEM像、1層の場合(左図)、6層の場合(右図)

を示す。6層の基板を図2(右図)に示す。Poly-Si層と酸化層が区別できないが10nm厚や1nm厚でないことは確かであり、数10nmあるいは数100nmの厚さで形成され、全体で約3000nmとなっており、設計での約120nm厚と比べると厚すぎる。このことは、この試料の電気特性が絶縁物(利用報告書 F-12-RO-0008)であることと一致する。また、SEM像と比べると、TEM像と良く一致することが分かった。

※その他・特記事項 (Others) :

今後の課題：本評価では、ナノメートルオーダーの評価のチェックができなかった。ナノメートルオーダーの試料を作り、TEM評価が可能か検討する必要がある。

共同研究者等 (Coauthor) :

松垣仁 (広島大学)、福山正隆 (広島大学)