

※課題番号 : F-12-RO-0008
 ※支援課題名 (日本語) : LPCVD を用いた多層トンネル接合型 PIN 太陽電池基板の試作
 ※Program Title (in English) : Multi-stacked thin films isolated intrinsic Si active layers formation for 3D ordered quantum dot arrays solar cell using LP-CVD
 ※利用者名 (日本語) : 保坂純男、張 慧、Huda Mifutakhul、Zulfakri Mohamad, Yin You、
 ※Username (in English) : S. Hosaka, H. Zhang, M. Huda, Z. Mohamad, Y. Yin,
 ※所属名 (日本語) : 群馬大学大学院工学研究科
 ※Affiliation (in English) : Graduate School of Eng. Gunma Univ.

※概要 (Summary) :

3次元量子ドット太陽電池用多層膜PIN基板作成を目指し、LP-CVDを用いて基板試作およびその電気特性を計測した。その結果、酸化膜、真性 poly-Si 膜の膜厚が制御できておらず、太陽電池特性を得ることができなかった。基板作成プロセスの確立を早急に行う。背景：近年、再生可能エネルギーとして太陽光利用技術の研究が進んでいる。中でも、太陽電池の研究が推進されており、特に、太陽光変換効率を大きく向上できる太陽電池として、量子ドット太陽電池が注目されている。我々は多層膜PIN基板を用い、3次元量子ドットを自己組織化法とエッチング技術を用いて形成する方法を提案した。

ここでは、多層膜基板をLP-CVDで形成し、太陽電池特性があるか否かを検討するものである。

※実験 (Experimental) :

広島大学ナノデバイス・バイオ研究所のLP-CVD装置を用いて、図1のようなプロセスでpoly-Si層(目標：10nm)を約3層形成した基板を試作した。P型Si基板を用い、その上に、熱酸化SiO₂膜(1nm厚)、poly-Si層(10nm厚)、SiO₂熱酸化膜(1nm厚)、poly-Si層(10nm厚)、SiO₂熱酸化膜(1nm厚)、poly-Si層(10nm厚)、SiO₂熱酸化膜(1nm厚)、pドープSi層(50nm厚)を別課題利用報告書(F-12-RO-0009)で述べるLP-CVD一貫プロセスで形成した。

※結果と考察 (Results and Discussion) :

この試料を用いて、I-V特性計測を行った。計測試料は、上部電極にITO電極を用いた素子を試作し、これを用いて実験を行った。しかし、半導体特性が現れなく、発電特性がずれた特性が現れ、不完全な特性

である(図2)。

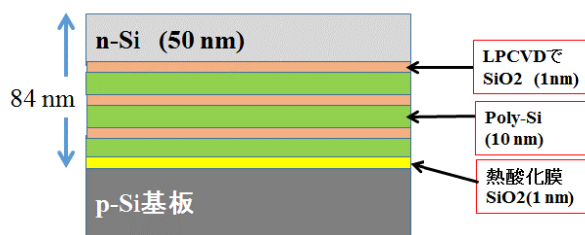


図1 試作基板の構造

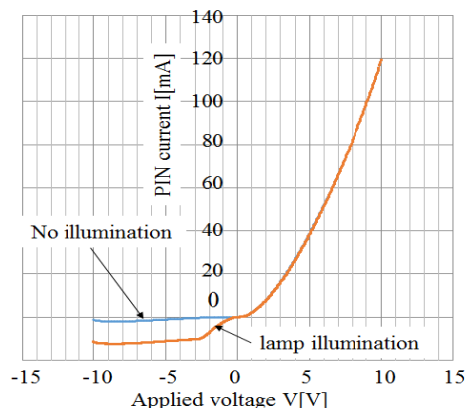


図2 光照射及び未照射の場合の電流電圧特性(3層 poly-Si 層の場合)

※その他・特記事項 (Others) :

今後の課題：発電特性が得られなかったのは、作製した基板が絶縁物になっていることが考えられ、TEMで観察した。その結果、設定膜厚より大きくずれ、厚くなっていることがSEM像やTEM像から分かった(利用報告F-12-RO-0010)。今後の対策としては、絶縁物、poly-Siの膜厚をどのように制御するかを検討する。

共同研究者等 (Coauthor) :

松垣仁 (広島大学)、福山正隆 (広島大学)