

※課題番号 : F-12-NM-0086
※支援課題名 (日本語) : 高移動度チャネル材料の研究
※Program Title (in English) : Study of high mobility channel materials
※利用者名 (日本語) : 前田 辰郎
※Username (in English) : Tatsuro Maeda
※所属名 (日本語) : 産業技術総合研究所
※Affiliation (in English) : National Institute of Advanced Industrial Science and Technology

※概要 (Summary) :

これまでの ULSI は、スケールリング則に従って MOSFET を微細化する事で、高速化と高集積化を達成し、性能向上を実現してきた。しかしながら、MOSFET の寸法がナノスケールまで微細化される中、Si そのものの物理的な限界によりスケールリングだけでは性能向上を得る事が難しくなってきた。そこで現在、さらなる高速化向上の手段としてキャリアの有効質量が小さく移動度が高い Ge や III-V 化合物半導体などのいわゆる「ポストシリコン材料」のチャネルへの導入が検討されている。このデバイスが適用される技術世代においては、高い電流駆動力を持ち、かつ、短チャネル効果抑制にも優れた絶縁膜上の薄膜 Ge や III-V 族化合物半導体 (Germanium-On-Insulator (GeOI) や III-V-On-Insulator (III-V-OI)) 構造を用いた MOSFET の実現が期待される。一方、こうしたポストシリコン材料は、高性能なロジック向けの導入がまず先行すると予想され、Si-LSI 機能をすべて置き換えるものではないことから、既存の Si 回路とのモノリシックな集積化も同時に求められる。また、ポストシリコン材料は Si にはない光学的に優れた物性を有するものが多く、その物性を利用したポストシリコンデバイスが、Si-LSI 上の必要なところに搭載され、Si-LSI と接続し機能を発揮する異種材料集積 (Heterogeneous Integration) が期待される。したがって、ポストシリコン材料の Si プロセスへの導入にあたっては、単なるバルク的な基板の提供という概念とは異なり、既存の Si-LSI 機能を生かしつつ多機能集積化を目指した混載技術の一体開発が必要となってくる。

後述するが、これまでの研究で、ポストシリコン材料は、デバイス作製時の温度が 1000°C 超えるシリコン材料と比較すると 400°C 以下と低いため、最高でも 500°C 程度の低温プロセスを求められるバックエンドプロセスでのデバイス作製に適していることがわかって

いる。またポストシリコン材料のウエハーサイズは、300mm の Si ウエハーとは大きく異なる。そのため、Si-LSI を作製した基板上に高品質なポストシリコン材料を転写後、デバイス作製と配線を行うバックエンド集積化が、ポストシリコン材料と Si-LSI との集積化に最も適した方法であると考えられる。ここで、バックエンド集積化とは、シリコンウエハーに Si-LSI などを形成する工程 (フロントエンドプロセス) ではなく、トランジスタなどの素子間を配線する工程 (バックエンドプロセス) において、機能デバイスを形成し、下部にある Si-LSI と接続し、Si-LSI 機能に新たな機能を加えることである。そこでは、ポストシリコン材料の局所的な半導体の転写技術が必要となる。そのためには、高移動度チャネル材料のエッチングなどのプロセスが必須である。化合物半導体は、Si プロセスに対して汚染物質である事が多く、それらの材料を Si プロセスと同等の加工技術を持って形成する事はクロスコンタミの問題があり困難である。NIMS のナノテクノロジープラットフォームには、化合物加工に適した装置とその使用実績があり、本課題にて技術相談にのって頂いた。

※実験 (Experimental) :

なし

※結果と考察 (Results and Discussion) :

なし

※その他・特記事項 (Others) :

なし