

※課題番号 : F-12-NM-0085
※支援課題名 (日本語) : 原子層堆積法による歪みゲルマニウムへのアルミニウム酸化膜の堆積
※Program Title (in English) : Deposition of Al₂O₃ on strained Ge by atomic layer deposition
※利用者名 (日本語) : 山田 道洋
※Username (in English) : Yamada Michihiro
※所属名 (日本語) : 慶應義塾大学
※Affiliation (in English) : Keio University

※概要 (Summary) :

歪みゲルマニウム (Ge) 中のホールキャリア濃度の制御するためのゲート絶縁膜として、原子層堆積法を用いて 20nm のアルミニウム酸化膜 (Al₂O₃) 薄膜を堆積した。現在、さらにプロセスを進め、ゲート電圧による歪み Ge 中の二次元ホールガスのキャリア密度の制御を試みている。

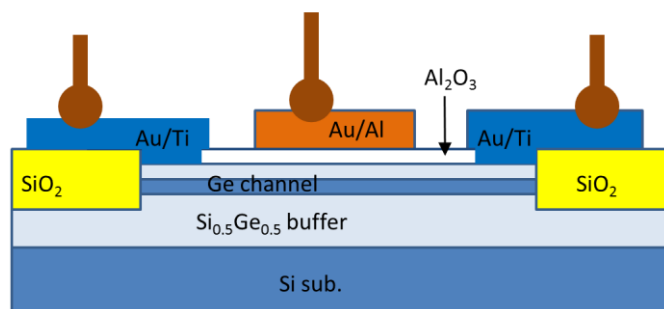


図 1. デバイス概略図

※実験 (Experimental) :

【利用した主な装置】

・原子層堆積装置

【実験方法】

分子線エピタキシー装置 (MBE) を用いて、Si_{0.6}Ge_{0.4} 上に歪み Ge を成長し、さらに Si_{0.6}Ge_{0.4} により挟み込んだ構造を作製した。次に、Al₂O₃ を成長する前段階として、フォトレジストを用いてその試料をメサ加工した。この試料に、原子層堆積装置を用いて、堆積温度 200°C、膜厚 20nm の Al₂O₃ のゲート酸化膜を堆積した。

※結果と考察 (Results and Discussion) :

原子層堆積法を用いて 20nm の Al₂O₃ のゲート酸化膜を歪み Ge 構造を含んだ基板上に堆積させた。その後、フォトレジトを用いてマスクを作製し、ゲート部分以外の Al₂O₃ を取り除いた。その試料に対し、高周波スパッタ装置によりシリコン酸化膜 (SiO₂) を堆積した。図 1 は、デバイスの概略図で、現在ゲート電極の作製とソース - ドレイン電極の作製に取り組んでいる。

※その他・特記事項 (Others) :

今後、原子層堆積法により堆積された Al₂O₃ のゲート酸化膜を用いて歪み Ge 中のホールキャリア濃度を制御することを試みる。これに成功した場合、移動度スペクトル解析 (MSA) を用いて歪み Ge 層における正確なキャリア濃度とゲート電圧に対する関係を出し、キャリア濃度の変化による移動度の変化を観察し、二次元ホールガスにおけるキャリア輸送のメカニズムの解明を進める。それと同時に、二次元ホールガスをドット以外の領域を空乏化することで量子ドットを作製するために、電極形状の検討を行い、空乏化によるホール量子ドットの実現を試みる。

共同研究者等 (Coauthor) :

牧 英之 准教授

(慶應義塾大学理工学部物理情報工学科)

澤野 憲太郎 准教授

(東京都市大学工学部電気電子工学科)