

＊課題番号 : F-12-NM-0083
 ＊支援課題名 (日本語) : フォトリソグラフィ技術による高分子強誘電体微細キャパシタの作製
 ＊Program Title (in English) : Fabrication of Ferroelectric Polymer Capacitor by Photolithography Technique
 ＊利用者名 (日本語) : 中川 佑太
 ＊Username (in English) : Yuuta Nakagawa
 ＊所属名 (日本語) : 東京理科大学
 ＊Affiliation (in English) : Tokyo University of Science

＊概要 (Summary) :

高分子強誘電体 VDF/TeFE 薄膜は、熔融状態からの結晶化条件により、針状、球状の高次構造が成長する。これらの構造の大きさは数十 μm 程度であり、単一結晶の電気特性を評価するには微小な電極を作製する必要がある。まず、事前研究としてレーザーフォトリソグラフィによる電極作製プロセスを試み、高分子強誘電体薄膜の強誘電性を評価できることを実証した。

＊実験 (Experimental) :

【利用した装置】

- ・ レーザー露光装置

【実験手順】

金電極付きシリコンウェハに高分子強誘電体薄膜をスピコートし、熱処理を行った。その後、レジスト(LOR5A, AZ5214-E)を塗布し、ドーズ量 90 mJ/cm^2 でレーザー描画を実行した。描画後、TMAH2.38%により現像し、レジストにより形成されたパターンをマスクとして、真空蒸着により Au 電極を作製した後に、エタノールでマスクを剥離した。作製したキャパシタに 80 V 、 10 Hz の三角波を印加し、 $D-E$ ヒステリシスを評価した。

＊結果と考察 (Results and Discussion) :

本研究で作製した試料の断面 SEM 像を図 1 に示す。電極で挟まれた高分子膜はキャパシタ構造となっており、レーザー描画によりキャパシタ構造を作成することがわかった。図 2 は作製した試料の $D-E$ ヒステリシス曲線である。メタルマスクを介して電極パターンを形成する従来の作製法によるものと変わらない特性を示し、本プロセスで用いる溶液やレーザーによる高分子膜への影響は殆ど無いことが明らかになった。

今回の実験によってレーザーフォトリソグラフィ

ーにより高分子強誘電体薄膜キャパシタを作製できることを実証した。

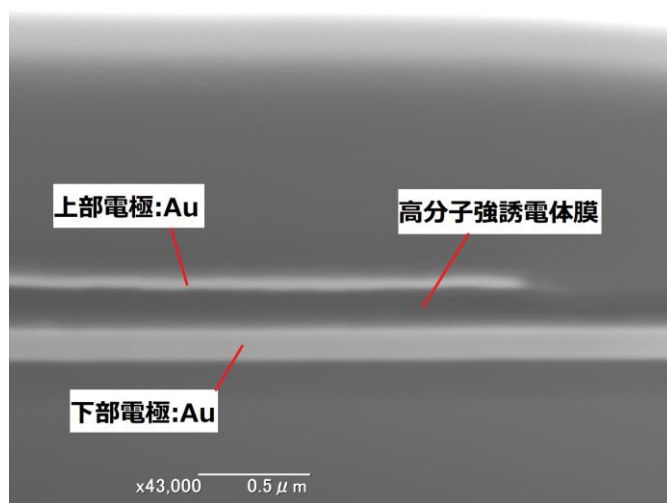


図 1 レーザー描画装置を用いることで作製した高分子強誘電体薄膜キャパシタの断面 SEM 像

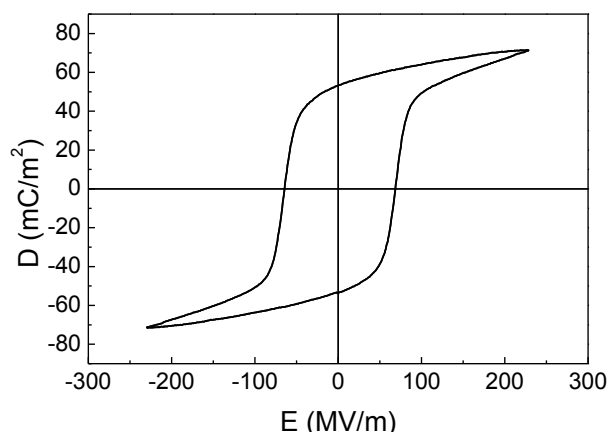


図 2 作製した高分子強誘電体薄膜キャパシタの $D-E$ ヒステリシス曲線。電極サイズ $50 \times 50 \mu\text{m}^2$

＊その他・特記事項 (Others) :

今回得られた結果を応用して、今後は針状、球状の高次構造の評価のための電極パターン作製を行い、研究を進めていきたい。