

＊課題番号 : F-12-NM-0079
 ＊支援課題名 (日本語) : 急速アニーリングによる選択的量子構造領域の作製
 ＊Program Title (in English) : Selective quantum structure region formed by rapid annealing
 ＊利用者名 (日本語) : 廣畑 徹
 ＊Username (in English) : Toru Hirohata
 ＊所属名 (日本語) : 浜松ホトニクス株式会社
 ＊Affiliation (in English) : Hamamatsu Photonics K.K.

＊概要 (Summary) :

IFVD (Impurity Free Vacancy Diffusion) 法を用いた選択的な量子井戸構造の混晶化により、サイズ、位置が制御された量子ドット構造を作製することを目的として研究を進めた。本研究では、GaAs 系量子井戸を有する試料の、表面に設けられた絶縁膜材料の違いによる、混晶化の進行速度の変化を確認するための実験を行った。その結果、表面絶縁膜材料により、量子井戸構造の混晶化速度に明確な違いを確認することができた。本研究結果は制御された量子ドット構造の作製のための、重要な知見になると考えられる。

＊実験 (Experimental) :

【利用した主な装置】

・急速赤外線アニール炉

【実験方法】

InGaAs/AlGaAs 多重量子井戸構造を有する試料を用いて実験を行った。混晶化速度の選択性を持たせるため、各試料上にプラズマ CVD 法を用いて SiN 膜、SiO 膜をそれぞれ堆積した。各試料を高速赤外線アニール装置により急速加熱することで、IFVD 法による混晶化の効果を確認することとした。今回の実験においてはアニール温度を 800、900、1000℃の 3 種類とし、時間は 60 秒間一定とした。また、本実験での昇温速度は 20℃/s、降温時は N₂ 封入による急速冷却を施した。

＊結果と考察 (Results and Discussion) :

各試料の量子井戸活性層構造の変化は、室温フォトルミネッセンス (PL) 測定を行うことにより、光学的に評価した。試料表面に SiN 膜、SiO 膜を施した試料の PL 測定結果を図 1(a)、(b)にそれぞれ示す。

PL 測定の結果より、SiN 膜試料は 800℃において約 30nm の短波長側へのピークシフトが見られ混晶

化が確認された。一方、SiO 膜試料では 800℃においてピークシフトは見られず混晶化を確認することはできなかった。このことから、SiN 膜は SiO 膜と比較して混晶化が生じやすく、進行速度が早いことが分かった。

以上の結果は、試料の量子ドットの形成部に SiO 膜、その他の部分に SiN 膜を堆積させ、800℃の急速アニールを施すことにより、サイズ、位置制御された量子ドット構造が得られることを示唆していると考えられる。

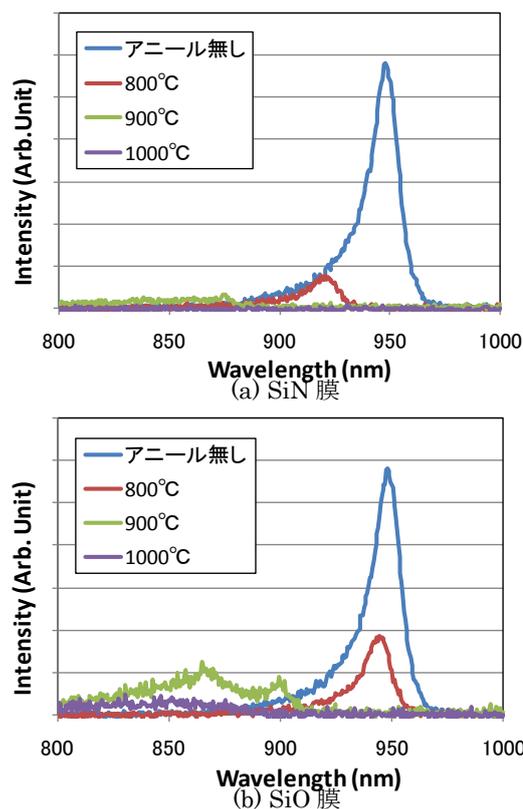


図 1. 室温 PL 測定

＊その他・特記事項 (Others) :

・ IFVD 法 : 主に GaAs 系量子井戸構造の混晶化に用いられ、アニールにより試料表面の絶縁膜層が Ga 原子を吸着することで量子井戸構造中に空孔が生じ、混晶化が生じる。