

＊課題番号 : F-12-NM-0077
 ＊支援課題名 (日本語) : 露光用ユニバーサルキャリア技術の検証
 ＊Program Title (in English) : Evaluation for universal carriers for semiconductor device process
 ＊利用者名 (日本語) : 板谷太郎, 石井裕之, 坂村祐一
 ＊Username (in English) : Taro Itatani, Hiroyuki Ishii, and Yuichi Sakamura
 ＊所属名 (日本語) : 産業技術総合研究所
 ＊Affiliation (in English) : National Institute of Advanced Industrial Science and Technology

＊概要 (Summary) :

化合物半導体デバイスをシリコン回路上に実現する技術開発において、シリコン回路への化合物半導体の選択成長、選択成長された化合物半導体の無転位化アニールプロセス、化合物半導体デバイスの試作、化合物半導体デバイスのシリコン回路との接続と機能検証を実施した。特に、シリコン回路と化合物半導体デバイスの集積化においては、両者の特性を維持したプロセス条件を見出すことが必要となる。NIMSのナノ集積ラインにおいて、静電チャック機構を利用した露光プロセスの検証を行った

＊実験 (Experimental) :

(1) 露光用ユニバーサルキャリアの試作

試作された露光用ユニバーサルシリコンキャリアを写真1に示す。構造としては、ドーナツ状にくりぬいた基板の裏面にポリイミドフィルムが付着しており、静電チャックによりサンプルがポリイミドに吸着されることにより、サンプルを強固に固定することが可能となる。静電チャック力を増強するために、シリコン基板の裏面に金属薄膜をNIMSのナノ集積ラインで形成し、静電気力による良好な吸着力が実現された。図1では、8インチのシリコンキャリア上に3インチのシリコンウェーハを固定して、i線露光装置により露光プロセスを行った。露光ステージ上での凹凸のレーザ干渉計による測定結果を図2に示す。強固な吸着によりフラットネスのピーク値として $5\mu\text{m}$ 以下に抑制されており、通常の半導体基板と同程度のフラットネスが実現された。

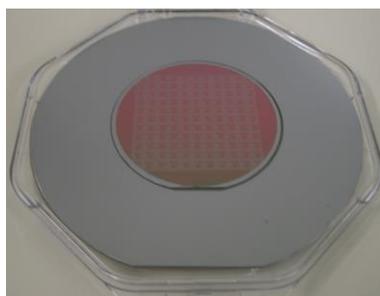


Fig. 1 Universal carrier for lithography

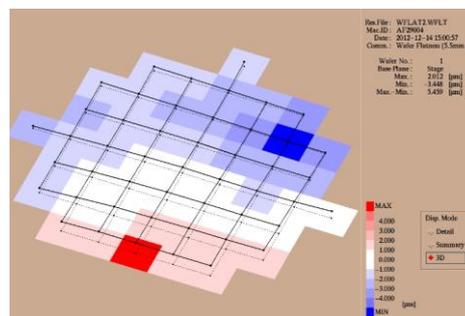


Fig. 2 Flatness measurement for the carrier

(2) 露光用ユニバーサルキャリアを用いた露光試験
 試作された露光用ユニバーサルシリコンキャリアを用いた露光結果を図3と図4に示す。露光には、ニコン製 i 線露光装置(型式 NSR-i12D)を用いた。図3に示すように $1.0\mu\text{m}$ のライン・スペースのフォトレジストパターンが形成されている。図4では、L形パターンの解像度試験を行い、 $0.3\mu\text{m}$ までのパターンが良好に形成されていることが確認された。これらの結果は、露光用ユニバーサルキャリアを用いずに、通常のシリコン基板を用いた場合と同様な結果であり、本技術開発で用いた露光用ユニバーサルキャリアの有効性が確認された

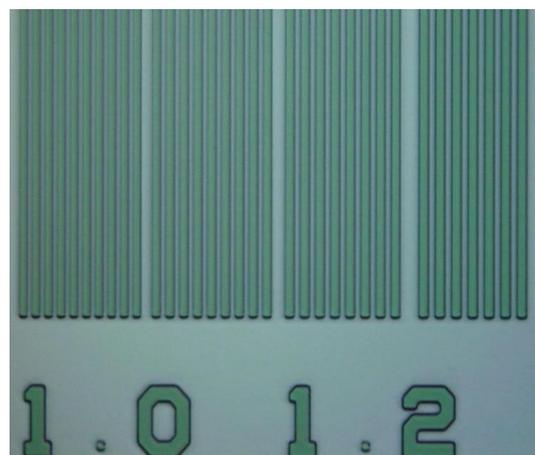


Fig. 3 Line space pattern by using the carrier

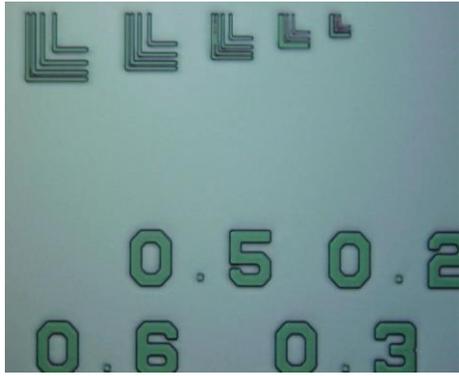


Fig. 4 L-shape pattern by using the carrier

(3) 集積化素子の実証

シリコン MOS 回路上に、 SiO_2 パッシベーション保護膜を形成し、選択成長部をウェットエッチングによる開口部を形成し、その部分に、Ge の選択成長を行う。その後、局所アニールプロセスを行うことにより、Ge 層の無転位化を実現する。その上に、GaAs の PIN ダイオードの選択成長を実施する。Ge の無転位プロセスは、通常 800°C 以上の高温で 2 時間以上かけて行うが、本実験においては、全プロセスを通じてシリコン MOS 回路の熱負荷は、 600°C 以下に抑制されている。得られた集積化素子の顕微鏡写真を図 5 に、MOS 回路の出力を図 6 に示す。図 6 に示されるように、光入力に対してインバータ動作することが確認された。

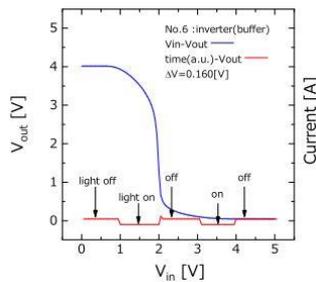
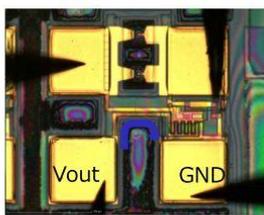


Fig. 5 Microscope image for the circuit

Fig. 6 Vout and photo-response for the circuit

※結果と考察 (Results and Discussion) :

静電チャックを利用した露光用ユニバーサルキャリアの試作を行い、リソグラフィー試験を行い、通常の半導体基板を用いた場合と同等の性能が得られることが確認された。更に、この技術を半導体プロセスに適用することにより、化合物半導体とシリコン MOS 回路の集積化を実現し、集積化しての動作特性が確認された。今後の課題としては、露

光用ユニバーサルキャリア技術に関しては、研究用のツールとして、現在は人手で行っているが、将来は、サンプルの精密な位置決めと設置・脱離を自動化する移載機に発展すること望まれる。また、デバイス応用分野としては、異種半導体を接合して集積するハイブリッド半導体デバイスの分野での展開が期待される。

参考文献

- 1) 和田一実他「高度情報化社会と Si フォトニクス of 将来展望」, 応用物理 **78**, pp141(2007).