

※課題番号 : F-12-KT-0041  
※支援課題名 (日本語) : Si 基板上に形成した圧電薄膜の構造解析  
※Program Title (in English) : Combinatorial sputtering deposition of KNN thin films  
※利用者名 (日本語) : 神野伊策  
※Username (in English) : Isaku Kanno  
※所属名 (日本語) : 神戸大学  
※Affiliation (in English) : Kobe University

※概要 (Summary) :

Si 基板上に形成した圧電薄膜の圧電特性はその結晶構造と配向性、結晶粒の緻密さ等に大きく左右される。スパッタ法ではこれら圧電薄膜が成膜条件により制御できる一方、圧電特性との関係を明らかにすることで最適な膜構造を見極めることができる。今回、スパッタ法で Si 基板上に形成した PZT 薄膜および KNN 薄膜の表面および断面構造と成膜条件の関係を調べた。

※実験 (Experimental) :

多元スパッタ装置を用いて Si ウェハ上に KNN 圧電薄膜を成膜した。NaNbO<sub>3</sub> および KNbO<sub>3</sub> ターゲットをそれぞれ同時にウェハの回転を止めた状態で成膜を行うことにより、NN および KN ターゲット間の KNN は Na/K 組成の異なる KNN 薄膜を形成するコンビナトリアル成膜法を用いた。形成した KNN 薄膜を X 線回折装置を用いてその結晶構造を測定すると共に、その断面を高分解能 SEM を用いて調べた。

※結果と考察 (Results and Discussion) :

基板温度 500 度以上の条件でペロブスカイト構造の KNN 薄膜が形成することが確認できた。図は基板温度 800 度と 500 度における KNN 薄膜の断面構造である。基板温度が高いほど KNN 薄膜の X 線回折強度は高くなるが、膜質は悪くなり空孔が多い断面構造となった。空孔の存在はリーク電流の増大を引き起こすため、圧電特性の向上とリーク電流の抑制を両立する成膜条件を見いだす必要がある。

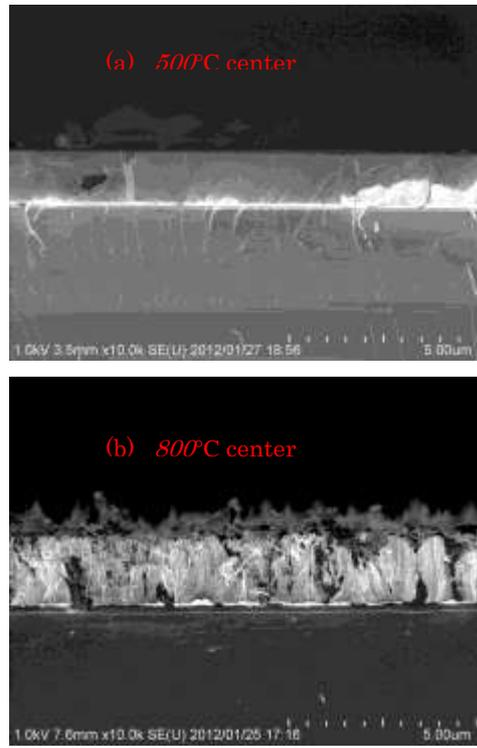


図 KNN 薄膜の断面写真  
(上)基板温度 500°C (下)同 800°C

※その他・特記事項 (Others) :

KNN 薄膜の成膜温度と結晶構造との関係を明らかにした。今後圧電特性とリーク電流を最適化させた成膜条件を見いだすことにより、デバイス開発につなげていく予定である。

共同研究者等 (Coauthor) :

なし

論文・学会発表

(Publication/Presentation) :

第 4 回マイクロ・ナノ工学シンポジウム, Patpicha Ratanapreechachai, 神野伊策, 「Fabrication and characterization of lead-free piezoelectri thin films」  
2012/10/23

ICETET-12, P. Ratanapreechachai, I. Kanno, M. Sato, “Fabrication and characterization of lead-free piezoelectric thin films” 2012/11/6

関連特許 (Patent) :

なし