

※課題番号 : F-12-IT-0008  
 ※支援課題名 (日本語) : フッ化グラフェン FET の作製  
 ※Program Title (in English) : Fabrication of fluorinated graphene field effect transistors  
 ※利用者名 (日本語) : 田原 康佐, 波多野 睦子  
 ※Username (in English) : Kosuke Tahara, Mutsuko Hatano  
 ※所属名 (日本語) : 東京工業大学大学院 理工学研究科 電子物理工学専攻  
 ※Affiliation (in English) : Department of Physical Electronics, Tokyo Institute of Technology

※概要 (Summary) :

グラフェン表面にフッ素原子を付加した、フッ化グラフェンを用いた電界効果トランジスタ (FET) デバイスを作製し、電氣的な評価を行った。

フッ素付加により、抵抗率が上昇するとともに、p型ドーピング効果が発生することを見た。

※実験 (Experimental) :

グラフェン試料は、機械的剥離法によって SiO<sub>2</sub> (285 nm) / Si 基板上に作製した。このグラフェン試料を Ar/F<sub>2</sub> プラズマにさらすことで、表面へのフッ化処理を行った。

電子ビーム露光装置を用いて、フッ化グラフェン試料への電極パターンの露光を行った。プロセス中にフッ素が脱離してしまうのを防ぐため、レジスト (ZEP-520A) のベーク温度は 100°C とした。

電子銃蒸着器により Ti/Au 薄膜を蒸着した後、リフトオフを行い、電極を作製した。

※結果と考察 (Results and Discussion) :

図 1 に、得られた FET 素子の  $\rho$ - $V_G$  特性のフッ化時間依存性を示す。処理時間が大きくなるほど、グラフェン表面に付加されるフッ素密度が大きくなり、抵抗率も大きくなっていることが分かる。

さらに、電荷中性点 (抵抗率が最大値を取るゲート電圧) がフッ化後に右側へシフトしていることから、フッ化によってグラフェンが p 型にドーピングされることが分かる。

以上のように、フッ化処理によってグラフェンの電氣的特性を大きく変化させられることが確認できた。

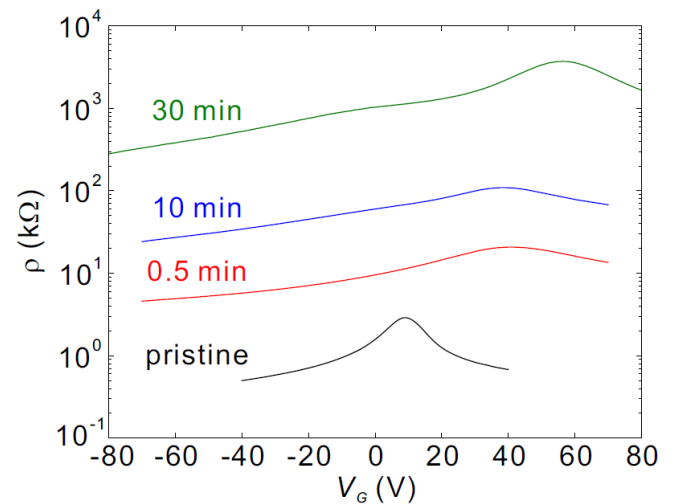


図 1 フッ化グラフェン FET の  $\rho$ - $V_G$  特性

※その他・特記事項 (Others) :

・今後の課題

フッ化グラフェンの伝導メカニズムを明らかにするため、温度特性を測定する。

共同研究者等 (Coauthor) :

東工大 半導体・MEMS プロセス技術センター  
松谷晃宏

論文・学会発表 (Publication/Presentation) :

2012 年秋期 応用物理学会学術講演会 12p-E3-16

2012 MRS Fall Meeting W7.66

IEEE EDS WIMNACT37 (Best poster award 受賞)

K. Tahara *et al.*, J. Appl. Phys. (submitted).