

課題番号 : F-12-GA-0005
支援課題名 (日本語) : 電子線描画装置を利用したシリコンナノ構造体の作製
Program Title (in English) : Fabrication of Silicon Nanostructures by Electron Beam Lithography Apparatus
利用者名 (日本語) : 寺尾 京平
Username (in English) : Kyohei Terao
所属名 (日本語) : 香川大学工学部知能機械システム工学科
Affiliation (in English) : Department of Intelligent Mechanical Systems Engineering, Kagawa University

概要 (Summary) :

バイオ計測用マイクロナノデバイスの開発を目的として、高アスペクト比のシリコンナノ構造を本支援機関の電子線描画装置を利用することで作製した。構造は最小 200 nm の幅で 4 μm の高さを持つ微細なブレード状の構造体であり、10 mm \times 10 mm 程度の領域に 5 μm のピッチでアレイ状に均一に作製することに成功した。

実験 (Experimental) :

4 インチシリコンウェハに電子線レジスト ZEP-520A (日本ゼオン社) を 5000 rpm 30 秒の条件でスピコートし、ホットプレートで 200 $^{\circ}\text{C}$ 、5 分間ベーク後、支援装置である電子線描画装置 (エリオニクス社製 ELS-7500EX) により、ドーズ量 20 - 145 $\mu\text{C}/\text{cm}^2$ の条件で直接描画を行った。描画後に、試料を酢酸アミルに 90 秒浸漬し現像した後、電子線レジストパターンをエッチングマスクとして DeepRIE を用いて、シリコンの深堀りドライエッチングを行った。

結果と考察 (Results and Discussion) :

ドーズ量 85 $\mu\text{C}/\text{cm}^2$ で作製したデバイスを Fig. 1 に示す。最小の線幅が 200 nm で、高さ 4 μm のシリコン構造体が 5 μm のピッチで作製された。20 - 60 $\mu\text{C}/\text{cm}^2$ のドーズ量で作製したデバイスでは電子線レジストの残渣によるブラックシリコンの発生が観察され、105 - 145 $\mu\text{C}/\text{cm}^2$ のドーズ量では電子線レジストのパターンが消失した。本研究において最適化され

た描画条件下では、図に示すとおり構造の破損等は観察されず、良好にナノ構造が作製された。

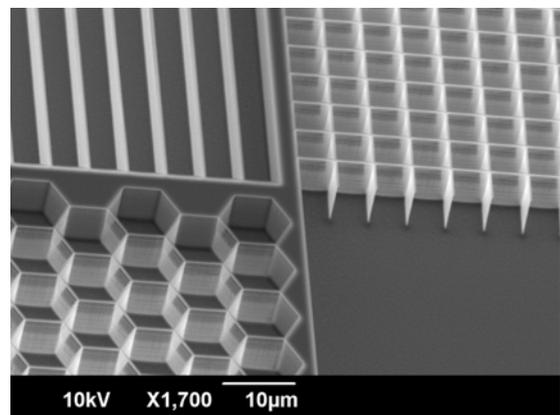


Fig. 1. SEM image of silicon nanostructures

その他・特記事項 (Others) :

今後、作製したナノ構造体を細胞計測用デバイスの開発に利用する計画である。

共同研究者等 (Coauthor) :

下川房男教授、高尾英邦准教授、鈴木孝明准教授 (香川大学工学部)