

課題番号 : F-12-AT-0142  
\*支援課題名(日本語) : 相変化メモリの微細ポア形成  
\*Program Title(in English) :  
\*利用者名(日本語) : 田村知大、中林肇、秋山浩二  
\*Username(in English) : Tomohiro Tamura, Hajime Nakabayashi, Kouji Akiyama  
\*所属名(日本語) : 東京エレクトロン  
\*Affiliation(in English) : Tokyo Electron

\*概要(Summary):

デバイス評価を目的として、事前にデバイスパターンと SEM 観察用パターンを形成している基板 SiO<sub>2</sub>/Si に微細な穴加工を行う手法について NPF と技術相談した。目標とする直径 φ 60、φ 100、φ 200 nm で深さ 100 nm 程度の穴を形成するには電子線描画装置と RIE を用いた加工が最適であると合意した。

NPF から電子線描画装置ではスループットに制限があるので支援の可否を検討するのに加工試験を行い、評価する必要があると提案された。

試験に必要な情報として対象のデバイスパターンを提出し、試作評価と検討を依頼した。電子線描画装置の CAD ソフトの制約で一部のパターンを修正する必要が生じたので、担当者間で協議し、試作の準備を進めた。

デバイスパターンに関しては可能性があり、SEM 観察用パターンは性能上の制限で困難であると回答された。