

課題番号 : F-12-AT-0107
 ※支援課題名(日本語) : FIBによるTEM/STEMサンプル作成
 ※Program Title(in English) : Preparation of specimens for TEM/STEM analysis using FIB.
 ※利用者名(日本語) : 大場 大輔
 ※Username(in English) : Daisuke Oba
 ※所属名(日本語) : 東京エレクトロン株式会社
 ※Affiliation(in English) : Tokyo Electron Limited

※概要(Summary):

半導体中の結晶欠陥はデバイス特性を劣化させるため、その密度を極限まで低減させることが求められている。そのためには半導体内部の結晶欠陥の種類や密度をTransmission Electron Microscopy: TEM等にて解析する必要がある。しかし、現在では半導体の微細化や複雑化によりこれらの解析は非常に難しいものとなっている。本課題では微細領域におけるTEM観察を目的として、Focused Ion Beam: FIBにより任意の微小領域の薄膜加工を行うプロセスを習得した。

※実験(Experimental):

産総研ナノプロセッシング施設の日立ハイテクノロジー社製FB-2100によりFIB薄膜加工を行った。試料はFig.1に示すトレンチ形状であり、加工された半導体の長手方向に平行な断面の結晶構造観察ができるよう薄化した。トレンチ構造の半導体はキャッピング層の下にあるため、Scanning Ion Microscopy: SIM像では直接その位置を確認できない。よって半導体が露出する所深さまで試掘を行い、その位置合わせとトレンチが伸びる方向の水平調整を行った後に μ サンプリング法によって取り出した。Fig.2(a)に示すように取り出した μ サンプルを薄化する際にも試料の両サイドを窓状に試掘し、160nm幅のトレンチ部に対し、正確に水平調整を行った後薄化した。最終的に、Fig.2(b)に示すように試料を80nm程度まで薄化させた後、200kV TEMにより微細トレンチの断面観察を行った。

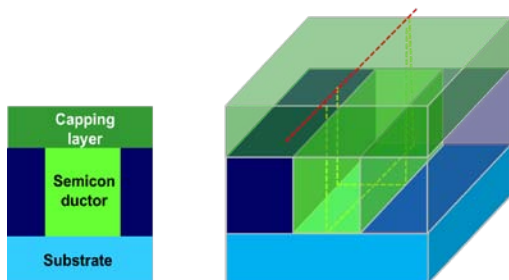


Fig. 1. Schematics of sample structure.

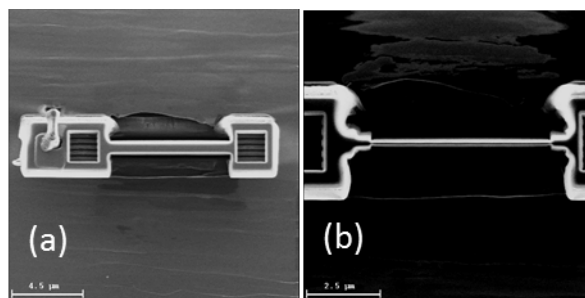


Fig. 2. SIM sample images (a) Top view during thinning. (b) Top view after thinning.

※結果と考察(Results and Discussion):

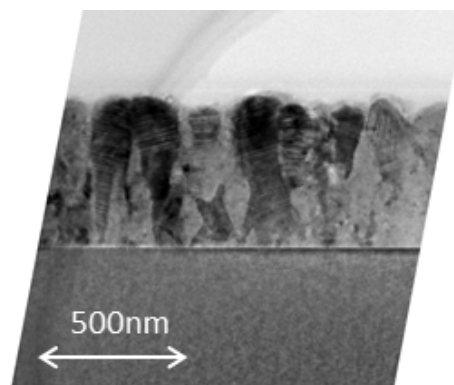


Fig.3. TEM image of the sample.

Fig.3にTEM像を示す。半導体は縦方向に成長した多結晶状で存在し、結晶内に様々な結晶欠陥が高い密度で存在していることが確認された。

※その他・特記事項 (Others):

今後はこの結晶欠陥を詳細に調べていく予定である。

共同研究者等(Coauthor):

軍司勲男、近藤佳幸、柏木勇作(東京エレクトロン株式会社)