

課題番号 : F-12-AT-0104
 ※支援課題名(日本語) : III-V MOS 技術
 ※Program Title(in English) : III-V MOS Technology
 ※利用者名(日本語) : 入沢 寿史
 ※Username(in English) : Toshifumi Irisawa
 ※所属名(日本語) : 最先端研究開発支援プログラム「グリーンナノエレクトロニクスのコア技術開発」
 ※Affiliation(in English) : Funding Program for World-Leading Innovative R&D on Science and Technology (FIRST Program), Development of Core Technologies for Green Nanoelectronics

※概要(Summary):

低 EOT かつ良好な界面特性の InGaAs nMISFET 実現のためには、ALD を用いた HfO₂/Al₂O₃/InGaAs 構造が有望であると考えられる。前記構造において ALD 成膜温度は high-k/InGaAs 界面状態、特に界面酸化物の形成に影響を与えると考えられ、SS や移動度にも影響を与えると思われる。本研究では ALD 成膜温度を変えた時の、high-k/InGaAs 界面における界面酸化物、界面準位密度 D_{it} および移動度を評価した。

※実験(Experimental):

使用装置:i 線露光装置、真空蒸着装置

InP 基板の上に p-In_{0.53}Ga_{0.47}As をエピタキシャル成長し、(NH₄)₂S 溶液にて 5 分間洗浄を行った後、ALD 成膜を行った。ALD では 150°C、200°C、275°Cにて HfO₂ 75cycle、および Al₂O₃ 75cycle を堆積した。次に TaN 30nm を堆積した後にリソグラフィ、RIE によりゲートを形成した。次いで Ni 20nm を成膜し、350°C 5min アニールによりセルフアラインにて SD 領域を形成し、nMISFET を作製した

※結果と考察(Results and Discussion):

Fig.1 に HfO₂、Al₂O₃ の移動度(a)および界面準位密度 D_{it}(b)の ALD 成膜温度依存性を示す。これより絶縁膜の種類によらず、成膜温度が低いほど、とりわけ 200°C 以下で成膜することで移動度が向上し、界面準位密度が低減することが確認された。この原因を探るため、XPS 測定より界面の酸化物の有無を調べたところ、Fig.2 のように As 酸化物が低温ほど増膜していることが確認された。このことは、従来言われてきた As 酸化物が D_{it} や移動度の劣化の直接的な原因ではないことを示唆する。なお低温成膜による移動度や界面準位密度の改善は、低温ほど ALD 初期の TMA ドーズによる As-Al-As 結合の生成が起きやすいことが可能性として考えられる[2]。

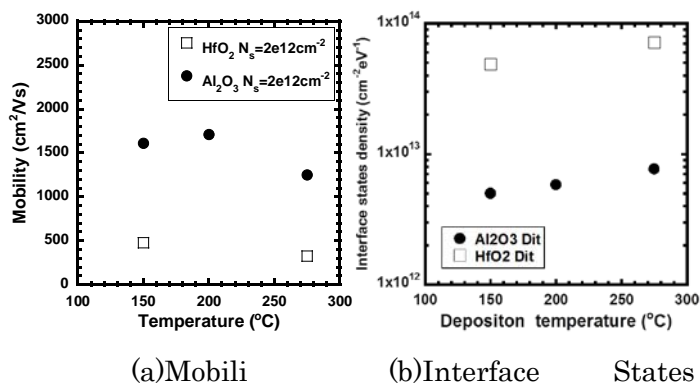


Fig.1 Deposition temperature dependence of (a) electron mobility at N_s=2e12cm⁻² (b) interface states

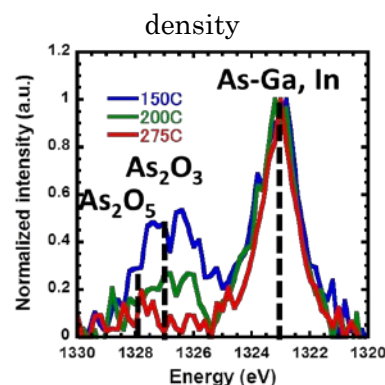


Fig. 2 XPS spectrum of As at Al₂O₃/InGaAs interface after 350°C N₂ anneal 1min.

※その他・特記事項(Others):

- [1] R. M. Wallace et al., MRS BULLETIN, Vol. 34, p493 (2009)
- [2] W. Melitz et al., J. Chem. Phys., **136**, 154706 (2012)

共同研究者等(Coauthor):

小田穰、上牟田雄一、市川磨、手塚勉

論文・学会発表(Publication/Presentation):

2012 International conference on Solid States Device and Materials

2013 年第 60 回応用物理学会春季学術講演会

関連特許(Patent): なし