

課題番号 : F-12-AT-0050
*支援課題名(日本語) : AFM 測定用試料作成プロセスの検討(2)
*Program Title(in English) : Investigation of processing for AFM preparation (2)
*利用者名(日本語) : 小高 貴浩
*Username(in English) : Takahiro Odaka
*所属名(日本語) : 最先端研究開発支援プログラム「グリーンナノエレクトロニクスのコア技術開発」
*Affiliation(in English) : Funding Program for World-Leading Innovative R&D on Science and Technology (FIRST Program), Development of Core Technologies for Green Nanoelectronics

*概要(Summary):

相変化メモリ素子は、結晶-アモルファス相転移による抵抗変化を利用して記録を行うメモリ素子である。書換え後の相変化記録膜の状態をコンタクト AFM による電流像測定により調べるため、メモリ素子の電極を除去後の相変化膜表面の電流を検出可能な試料作成方法を検討した。メモリ素子上にメタル配線形成と素子上部電極を除去するプロセス処理を施し、観察予定箇所の SEM-EDX スペクトルを取得したところ相変化膜に特有の Ge、Sb、Te のピークが検出された。この結果から、配線形成および上部電極除去プロセス条件を決定した。

*実験(Experimental):

利用装置:

マスクレス露光装置 (GreFON)、RIE 装置、プラズマアッシャー、スパッタ装置、低真空 SEM、電気特性測定装置(プローバー)、ワイヤボンダー、光学顕微鏡、短波長レーザー顕微鏡、

メモリ素子上にスパッタにより WTi 膜を成膜し、マスクレス露光装置により配線パターンを形成後、RIE によりメタル加工および素子上部電極の同時除去後、レジストを除去した。光学顕微鏡、短波長レーザー顕微鏡(共焦点レーザー顕微鏡)により、配線間の残膜厚を確認後、作成した配線から引き出したパッドにワイヤボンディングにて外部に配線を接続し配線上および配線間にプローバーで触針し抵抗測定することにより、メタル残渣なきことを確認した。

*結果と考察(Results and Discussion):

Fig.1 に、今回形成した電流検出用配線を示す。配線加工の終点において、素子上の相変化記録膜(GeSbTe系)の膜消失が懸念されるため、SEM-EDX にて素子上

部(Fig.1 の測定箇所①:相変化膜あり)および素子間(測定箇所②:相変化膜なし)の点分析を行い比較した。素子上部(Fig.1の領域①)の EDX スペクトルには相変化膜に特有の Ge、Sb、Te の特性ピークが検出され、過剰 RIE による膜消失がないことが分かった。この結果から、配線形成、上部電極除去を同時に行うプロセス条件を決定した。

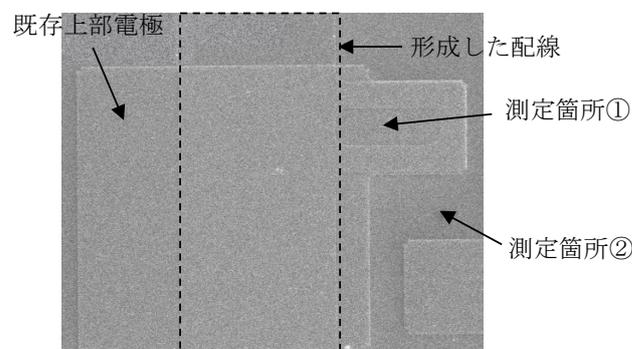


Fig.1 SEM image of Test Element Group for AFM measurement

*その他・特記事項(Others):

本処理後の試料について AFM 形状像および電流像の測定により評価を予定。

共同研究者等(Coauthor):

添谷進、新谷俊通(最先端研究開発支援プログラム「グリーンナノエレクトロニクスのコア技術開発」)