課題番号　　　　　　　　　　　　　:F-12-AT-0042
※支援課題名（日本語）　　　　　　:電子ビーム描画装置を用いたグラフェントランジスタの作製
※Program Title（in English）　　: Fabrication of graphene transistors using electron beam lithography system
※利用者名（日本語）　　　　　　　:八木 克典
※Username（in English）　　　　:Katsunori Yagi
※所属名（日本語）　　　　　　　　:最先端研究開発支援プログラム「グリーンナノエレクトロニクスのコア技術開発」
※Affliation（in English）　　　: Funding Program for World-Leading Innovative R&D on Science and Technology (FIRST Program), Development of Core Technologies for Green Nanoelectronics

※概要（Summary）:
予め基板裏面にバックゲート電極を形成した基板に、電子ビーム描画装置を用いて合わせマークを形成、その後同基板上にCVDグラフェンを転写し、再び電子ビーム描画装置でソース・ドレイン電極パターンを描画することで、グラフェントランジスタを作製した。異なる合成条件のグラフェンを転写に使用し電気特性を評価することで、合成へのフィードバックを行った。

※実験（Experimental）:
利用した装置
電子ビーム描画装置・UV クリーナー・スピンコーター・ホットプレート・真空蒸着装置・小型真空蒸着装置・ドラフト・光学顕微鏡

熱酸化膜付きシリコン基板の裏面酸化膜を酸ドラフト内でバッファードフッ酸を用いて除去後、真空蒸着装置を使用してバックゲート電極を蒸着した。
バックゲート付き基板上に、電子ビーム描画装置を用いてソース・ドレイン電極合わせ用マークを描画し、小型真空蒸着装置を用いて金属を蒸着した。
アライメントマークおよび、バックゲート電極形成済みの基板上へCVDグラフェンを転写し、電子ビーム描画装置でソース・ドレイン電極を描画後に再び小型真空蒸着装置を使用しソース・ドレイン電極を形成した。

※結果と考察（Results and Discussion）:
主に電子ビーム描画装置、小型真空蒸着装置によって、4x4mm のエリアに Ti10nm、Au50nm のアライメントマークを形成した(Fig.1)。
合成した CVD グラフェンを転写後、電子ビーム描画装置を用いてチャネル長 0.2~6μm のデバイス形状にレジストをパターニング(Fig.2 写真は一例)し、Ti, Pd, Au を用いて電極材料を成膜、リフトオフすることで電極を形成した(Fig.3)。

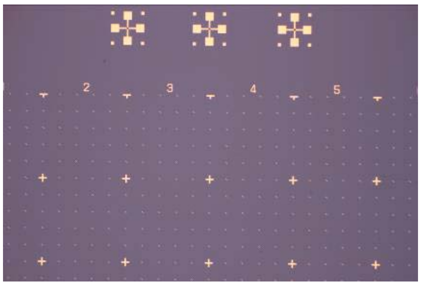

Fig.1 Microscopic image of alignment mark

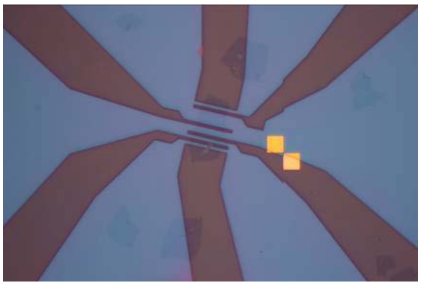
Fig.2 Microscopic image of graphene and resist pattern

Fig.3 Microscopic image of graphene transistor

※その他・特記事項（Others）:
今後の課題
チャネル形状の最適化、グラフェンデバイスの微細化。

共同研究者等（Coauthor）:
近藤大雄，林賢二郎，佐藤信太郎，横山直樹（産総研GNC）