

課題番号 : F-12-AT-0040  
 ※支援課題名(日本語) : 相変化デバイスの加工  
 ※Program Title(in English) : Fabrication of phase-change devices  
 ※利用者名(日本語) : 新谷 俊通  
 ※Username(in English) : Toshimichi Shintani  
 ※所属名(日本語) : 最先端研究開発支援プログラム「グリーンナノエレクトロニクスのコア技術開発」  
 ※Affiliation(in English) : Funding Program for World-Leading Innovative R&D on Science and Technology (FIRST Program), Development of Core Technologies for Green Nanoelectronics

※概要(Summary):

次世代の不揮発性メモリの候補である相変化メモリの低電力化を目的として、相変化超格子材料<sup>1)</sup>の開発を進めている。ここでは、GeTe/Sb<sub>2</sub>Te<sub>3</sub>超格子材料を用いたデバイスを、初期状態から定常動作状態へ移行させるための方法を検討した。

※実験(Experimental):

下部電極パターンを有するSi基板上に、以下の膜をスパッタによって成膜した; Si基板 / TiN(2nm) / Sb<sub>2</sub>Te<sub>3</sub>(10nm) / [GeTe(1nm) / Sb<sub>2</sub>Te<sub>3</sub>(4nm)]<sub>8</sub> / TiN(50nm)。ここで、基板直上のTiNは表面張力調整層、次のSb<sub>2</sub>Te<sub>3</sub>は、その後成膜するGeTeが(111)面配向するための結晶配向調整層である。上記の[ ]の部分が超格子膜であり、[ ]内の積層を8回繰り返したことを意味する。その上のTiNは上部電極である。成膜中にGeTeとSb<sub>2</sub>Te<sub>3</sub>を結晶化させるために、基板温度を250℃にしてスパッタした。

上記のサンプルを、NPFのマスクアライメント露光装置、及びRIEを用いてパターンニングし、超格子膜及び上部電極をセルに分割した。

※結果と考察(Results and Discussion):

通常、相変化超格子デバイスの初期抵抗は、膜のas-depositedの状態が結晶であっても、高抵抗を示す。しかしながら、ここで作製したデバイスには、初期抵抗が低抵抗のセルが見られた。そこで、低抵抗のセルに、パルス幅200nsの電圧パルスを印加した。印加パルスの電圧とパルス印加後の再生抵抗の関係を図1に示す。1回目のパルススイープでは、約3Vで高抵抗化したが、その後、2回目のパルススイープでは0.9Vで低抵抗化し、1.1~1.2Vで高抵抗化する、所謂、超格子動作モードを得ることができた。このことから、製造過程において形成された、

望ましくない低抵抗セルが存在したとしても、電圧パルス印加によって高抵抗化することにより、通常低電力である超格子動作モードを回復することができることが明らかとなった。このことは、今後の相変化超格子デバイスの実用化上、意義のあることと思われる。

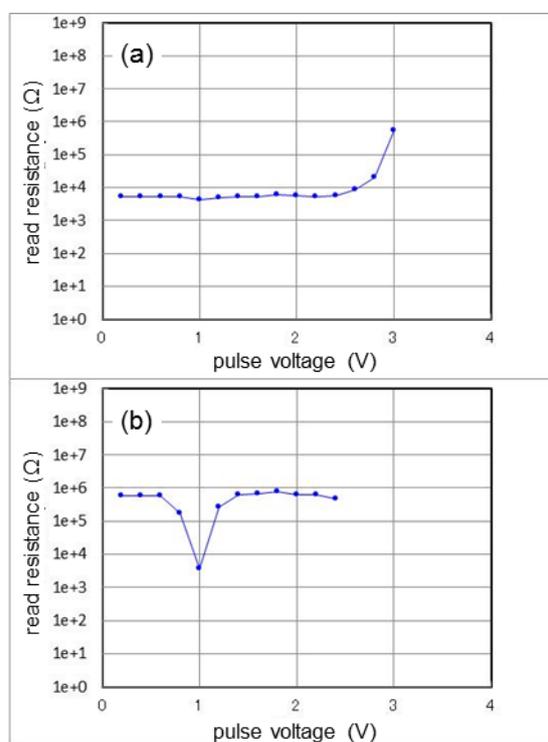


Fig.1 Read resistance after voltage pulse induction. (a) First pulse sweep, (b) second pulse sweep.

※その他・特記事項(Others):

- ・今後の課題
- セルの初期抵抗や特性のバラツキの抑制
- ・参考文献

1) R. E. Simpson et al, *Nature Nanotech.* **6**, 501 (2011).