

課題番号 : F-12-AT-0039
*支援課題名(日本語) : グラフェンの電子デバイス応用
*Program Title(in English) : Electron Device Application of Graphene
*利用者名(日本語) : 原田 直樹
*Username(in English) : Naoki HARADA
*所属名(日本語) : 最先端研究開発支援プログラム「グリーンナノエレクトロニクスのコア技術開発」
*Affiliation(in English) : Funding Program for World-Leading Innovative R&D on Science and Technology (FIRST Program), Development of Core Technologies for Green Nanoelectronics

*概要(Summary):

半導体素子の消費電力増大の問題を解決するために、低電圧で動作する高移動度半導体の研究が盛んに行われている。グラフェンは高移動度、2次元形状といった特徴を持っており、次世代半導体として有力な候補である。報告者はグラフェントランジスタ作製プロセスの最適化および高性能化を目的とし、NPF の半導体製造設備を利用してグラフェントランジスタの作製を行った。

*実験(Experimental):

利用した装置

- ・真空蒸着装置
- ・デバイスパラメータ評価装置

Si 基板の上に HOPG グラフェンを貼り付けた試料を別途用意し、主に NPF 施設にてトランジスタ作製プロセスを行った。ソース・ドレインおよびゲート電極製膜には真空蒸着装置を用い、電気特性評価の一助としてデバイスパラメータ評価装置を利用した。電極材料は主に Ti、Au である。

*結果と考察(Results and Discussion):

作製したグラフェントランジスタの光学顕微鏡写真を Fig. 1 に示す。各電極は蒸着・リフトオフによって作製した。ゲート電極は SiO₂ 絶縁膜を介して形成している。本トランジスタの電気的特性を Fig. 2 に示す。横軸はゲート電圧、黒データはドレイン電流、赤データはゲート電流である。ゲート電圧によって電流が変調されていることがわかる。P 型特性を示し、最大相互コンダクタンスは 400 μS であった。ゲート電流も顕著なもれは見られず、良好な絶縁性を保っている。

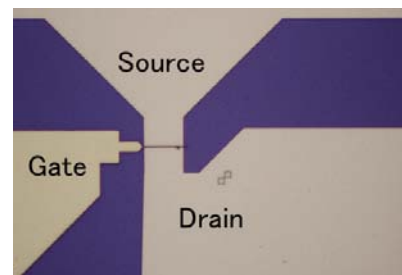


Fig. 1 Microscopic image of graphene transistor

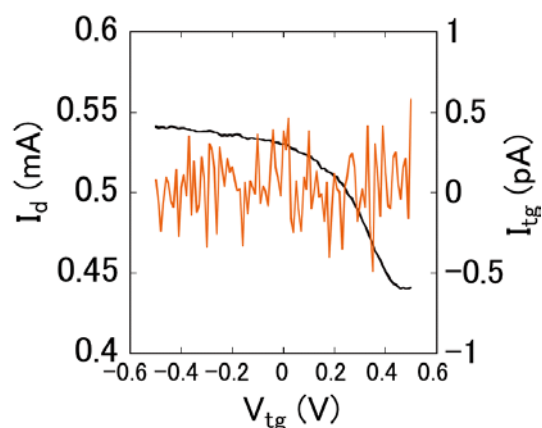


Fig. 2 I-V characteristics of the graphene transistor

*その他・特記事項(Others):

・今後の課題

ソース・ドレイン・ゲート電極材料と製膜条件の最適化、および微細化を進め、グラフェントランジスタの性能実証をするとともに実用化の是非を判断していく。

論文・学会発表(Publication/Presentation):

特になし

関連特許(Patent):

今後出願予定